

# 48 V入力、12 V出力の電力変換における eGaN® FETの利点



Suvankar Biswas, David Reusch, and Edward A. Jones; Efficient Power Conversion Corporation

最新のデータセンターのラックの電源アーキテクチャが12 Vから48 Vへ移行することに伴って[1]、48 Vの電力変換の効率と電力密度の向上に関心が高まっています。この流れに沿って、eGaN FETを使って設計されたDC-DCコンバータは、高効率かつ高電力密度のソリューションを提供します。加えて、マイルドハイブリッド、ハイブリッド、およびプラグイン・ハイブリッドの電気自動車の48 V電源システムの出現に対して、GaNトランジスタによって、サイズ、重さ、BOM (部品表) コストを削減することが可能です[2]。このアプリケーション・ノートでは、完全に安定化された48 V入力、12 V出力の非絶縁型中間バス・コンバータ (IBC: intermediate bus converter) のシステムの最適化方法を示し、eGaN FETによって高い電力密度と高い効率が得られることを実証します。従来のシリコン・ソリューションに比べて、eGaN FETの利点を最大限に引き出すことができるeGaN FETベースのマルチレベル構成についても詳しく見ていきます。



48 Vのアプリケーション[1,3-4]の高性能化のためには、ハードスイッチング[5-8]から高共鳴[9-12]まで、完全に安定化されたものから安定化されていないもの、完全に絶縁されたものから非絶縁まで、多くのさまざまな回路構成方法があります。出力電圧12 Vでさまざまな手法の効率特性と電力密度のプロットが図1です。一般に、共振/ソフトスイッチングのコンバータは、最高の効率と最高の電力密度が得られますが、安定化と入力電圧変動に関して最も柔軟性がありません。より小型のGaNトランジスタは占有する基板スペースを大幅に削減するので、受動部品が占める面積を小さくするためのトレードオフとして、より多くの能動デバイスを使う回路構成は、受動部品が電力密度を高めるための主な障壁であることを考えると魅力的です。スイッチト・キャパシタ回路は、受動部品の数を効果的に削減または除去できる構成の優れた例です[13-19]。同じ系統で、スイッチト共振タンク・コンバータも普及しています[20,21]。

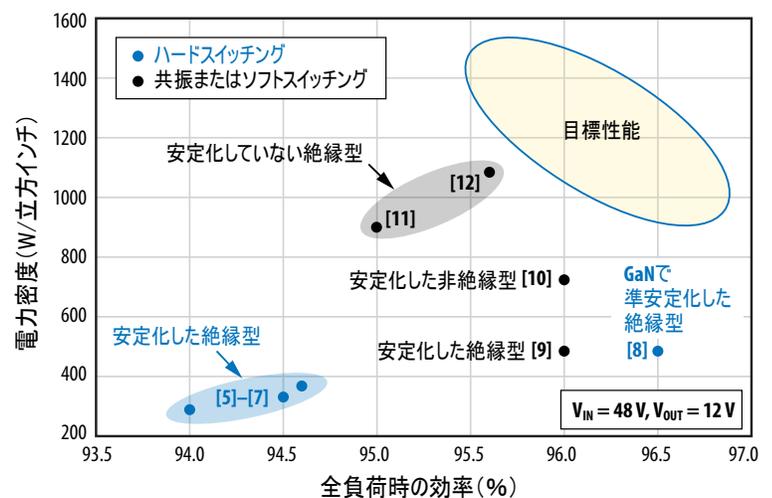


図1: 48 V入力、12 V出力の電力変換における最先端の商用製品と以前に公表されたの研究結果の全負荷効率と電力密度の比較

電力密度の壁

伝統的なバック・コンバータの場合、コイルのサイズは、電力密度の向上に対するよく知られた障壁でした。スイッチング周波数を高め、受動部品のサイズを小さくできるGaNデバイスの能力は、従来の12 V入力のPOL（負荷点）設計で報告されています[22,23]。48 Vでは、電圧が4倍になるので、スイッチング関連の損失は、スイッチングの転流損失に対して約4倍、出力容量のオン時の損失が16倍に増加します。従来のパワー半導体に要求されるブロッキング電圧が48 Vよりも高い電圧になることと組み合わせると、性能指数FOM (figures of merit) が悪化し、半導体の改良が必要になることは明らかです。図2 (a) から、eGaN FETは、100 Vにおいて最新のSi MOSFETに比べて、スイッチングのFOMが

1/4に大幅に小さくなっていることがわかります。図2 (b) は、同等のオン抵抗のSi MOSFETおよびeGaN FETに基づく48 V入力、12 V出力のバック・コンバータを回路内で測定したときの特性の比較です（同じコイルを使用）。eGaN FETを使う利点が高周波で非常に明確に示されています。

性能と電力密度に対するコイル選択の影響

eGaN FETベースの48 Vのバック・コンバータにおいて、ベンダー4社の異なる9種のシリーズから異なる40種のコイルに対して、コイルの最適化プロセスが完了しました。コイルの体積と周波数が性能に及ぼす影響は、図3 (a) の相対的な体積に基づいて3種の最高性能のコイルで示されています[24]。コイル

のサイズが小さいほど、最適周波数が高くなり、パワー・コンバータ全体の損失が大きくなることからわかります。この傾向は、スイッチング損失が周波数に比例し、コイルのコア損失が周波数に反比例するために起こります。周波数が高くなると、特定の $\Delta f_{sw}$ に対して $\Delta P_{inductor}$ が $\Delta P_{device_{sw}}$ よりも大きくなるにもかかわらず、相対的なシステム損失が小さくなります。コイルの体積が小さくなると、コンバータに対するコイルの相対的な損失が大きくなり、最適周波数が高くなり、損失の最小値が大きくなります。シリーズ番号4のIHLP-5050EZ-01（米ビシエイ・インターテクノロジー）の3.3  $\mu$ Hのコイルは、性能と電力密度のトレードオフが良好です。スイッチング周波数500 kHzでのシステム損失の内訳が図3 (b) です。

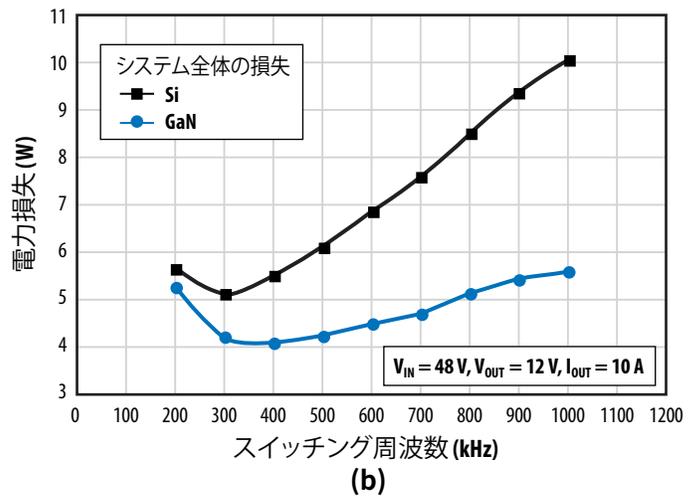
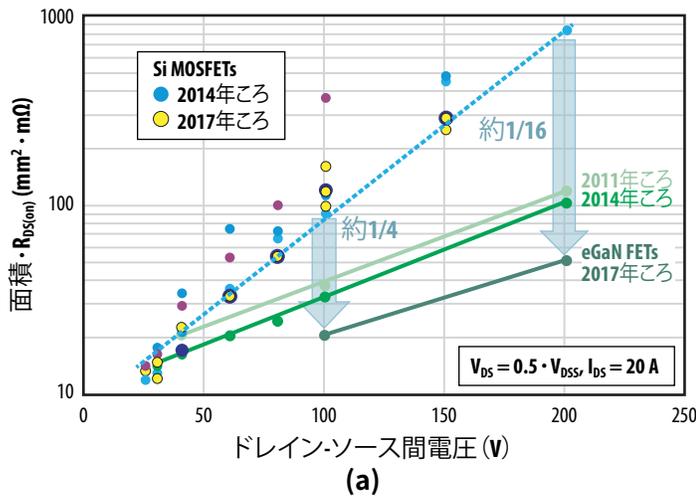


図2: (a) 30 Vから200 Vまでの電圧に対するGaNデバイスとSiデバイスの性能指数 (FOM) の比較、および (b) 100 VのGaNトランジスタ (EPC2045) ベースの設計と100 VのSi MOSFETベースの設計の電力損失に対する周波数の影響の実験による測定

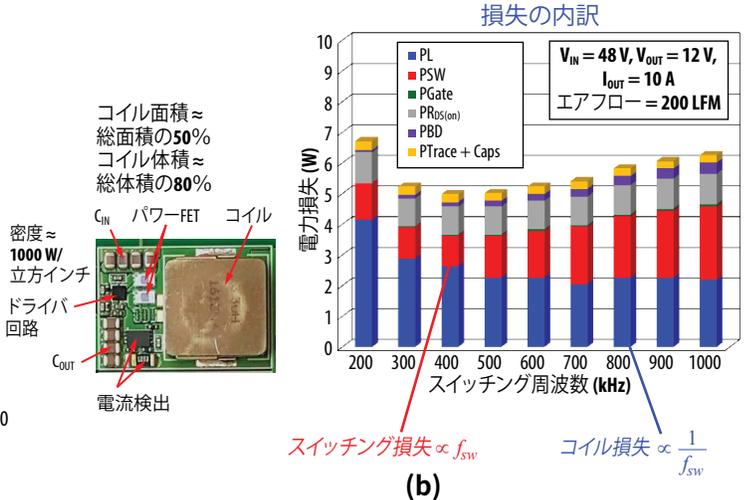
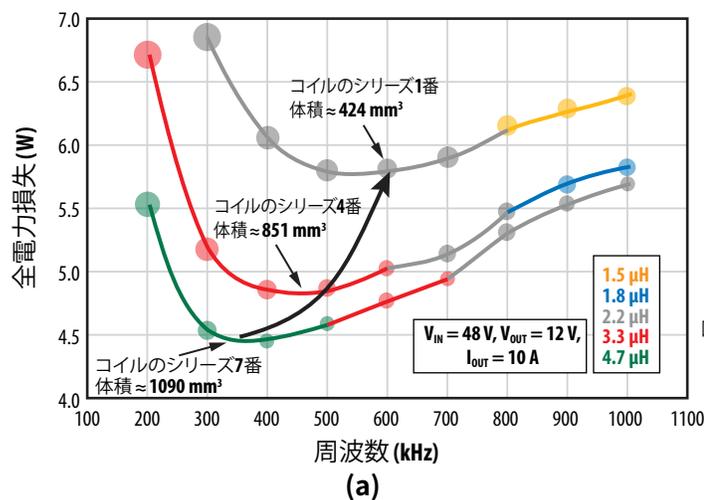


図3. (a) 3種のコイルのシリーズに対するGaNトランジスタ・ベースの48 V入力、12 V出力の非絶縁型中間バス・コンバータのシステム性能に対する周波数とコイルの影響の実験的な測定。ドットの大きさがコイルの電流リップルに比例して変わります。 (b) 48 V入力、12 V出力の非絶縁型中間バス・コンバータの電力損失の内訳。コイル: ビシエイのIHLP-5050EZ-01、L = 3.3  $\mu$ H、パワー・デバイス: EPC2045、ゲート駆動: LMG1205

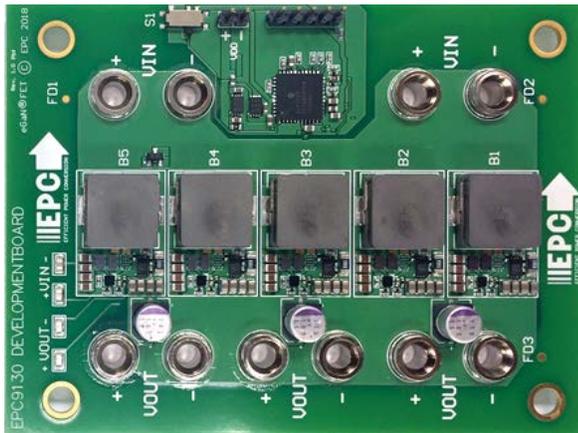
図3 (b) の100 VのeGaN FET (EPC2045) [24] を使って構成したこのアプリケーション・ノートに示されているeGaN FETベースの非絶縁型中間バス・コンバータは、1000 W/立方インチを超える電力密度を実現します。完成した5相のプロトタイプを図4 (a) に、全負荷で動作させたときの熱画像を図4 (b) に示します。

より強力なゲート駆動[25]と改善された電流検出を使うと、最適スイッチング周波数を高くできます。より小型のコイル (2.2 μH)、シリーズ番号1のビシエイの

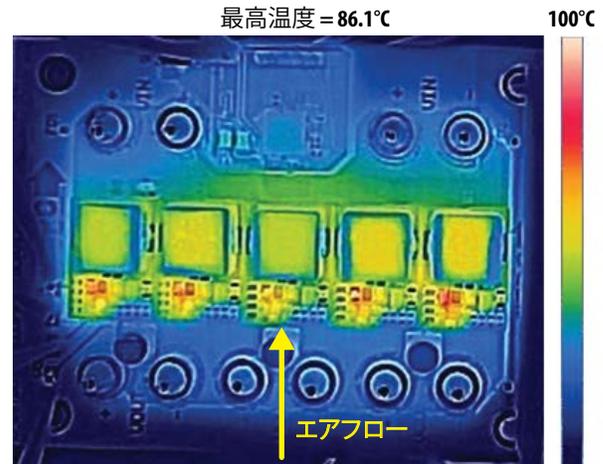
IHLP-4040DZ-01を使うことによって、図5 (a) に示すように、1400 W/立方インチを超える電力密度を実現でき、効率は96%に達します。eGaN FETのEPC2045を使って構成した13.5mm×2mm×4.8mmのプロトタイプであるDrGaN<sup>PLUS</sup>開発基板EPC9205が図5 (b) です。

ベンチマーク目的のために、Si MOSFETベースの設計とプロトタイプEPC9205とを比較します。Si MOSFETの設計では、先に概説したことと同じ最適化手順を採用しました。Siプロトタイプには、ス

イッチング周波数300 kHzで、シリーズIHLP-5050FD-01 (ビシエイ) の最も大きい体積の5.6 μHのコイルを選択しました。Siプロトタイプとの電気的特性比較が図6 (a) です。EPC9130とEPC9205のeGaN FETベースのプロトタイプの全負荷時の効率は、このアプリケーション・ノートで前述した48 V入力、12 V出力のDC-DC電力変換の最新技術と共に図6 (b) に並べて示します。この2つのグラフは、eGaN FETで達成可能なより高い性能への期待が持てることが分かります。



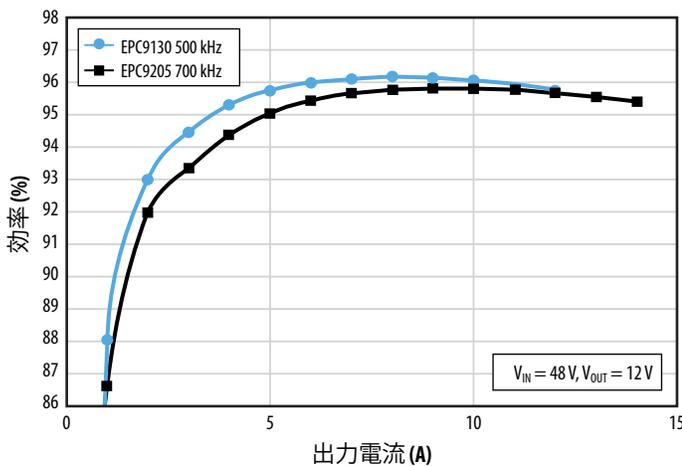
(a)



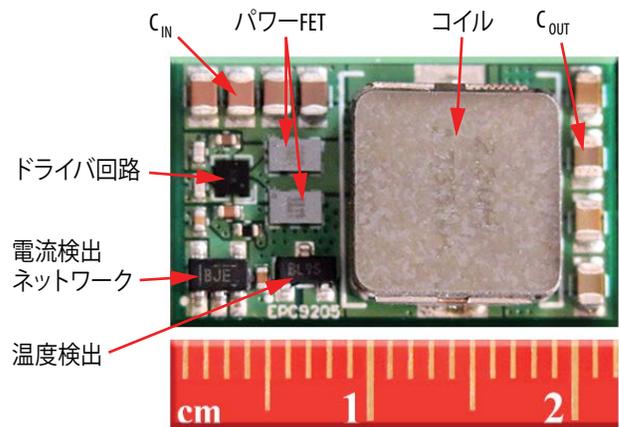
最高温度 = 86.1°C  
 $V_{IN} = 48 V, V_{OUT} = 12 V, I_{OUT} = 50 A, f_{sw} = 500 kHz$   
 25°C

(b)

図4.(a)5相で48 V入力、12 V出力のプロトタイプEPC9130、および (b) その熱画像。動作条件: 強制空冷400 LFM (2 m/s)、周囲温度25°C、熱定常状態。

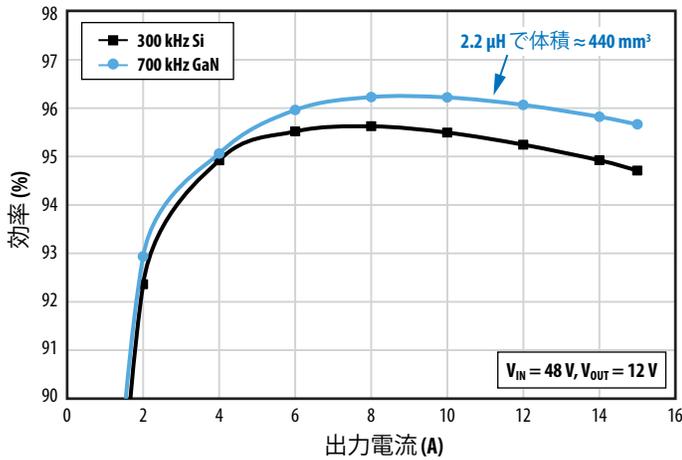


(a)

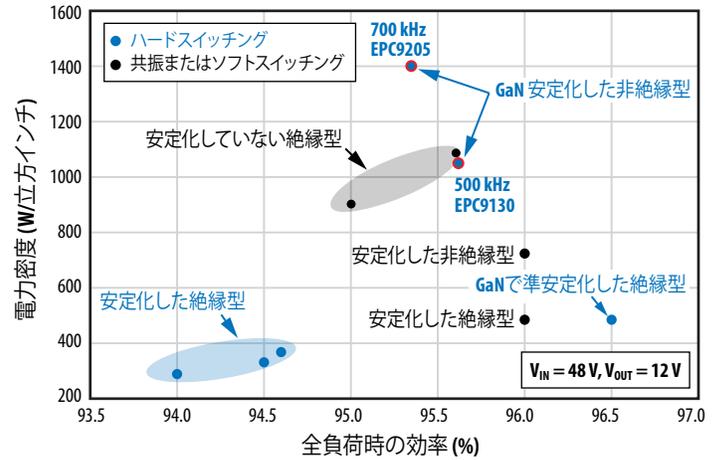


(b)

図5. (a) 500 kHzのプロトタイプEPC9130と700 kHzのプロトタイプEPC9205のコイル損失を推定した効率曲線、 (b) 1400 W/立方インチのプロトタイプEPC9205の写真



(a)



(b)

図6: (a) 48 V入力、12 V出力におけるEPC9205とSiプロトタイプとの実験的な電気的特性比較、(b) 最先端の市販品、および48 V入力、12 V出力の電力変換の過去に公表された結果と、EPC9130とEPC9205の電気的特性と電力密度の比較

マルチレベル構成による特性のさらなる向上

前述したように、マルチレベル構成は、電力密度の主な障壁であるコイルのサイズを小型化できます。定量的には:

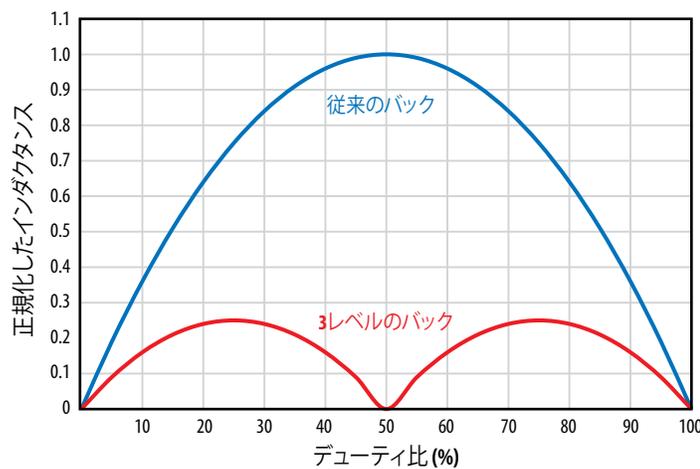
$$L_{Buck} = \frac{V_{IN}(1-D)D}{\Delta I_L f_{sw}} \quad (1)$$

$$L_{3-level} = \frac{V_{IN}(0.5-D)D}{\Delta I_L f_{sw}}, D < 0.5 \quad (2)$$

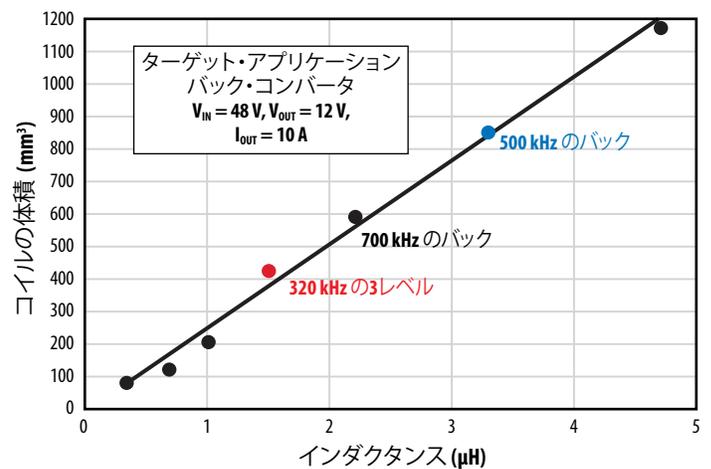
$$L_{3-level} = \frac{V_{IN}(D-0.5)(1-D)}{\Delta I_L f_{sw}}, D > 0.5 \quad (3)$$

ここで、 $V_{IN}$ は入力電圧、 $D$ はデューティ比、 $f_{sw}$ はスイッチング周波数、 $\Delta I_L$ はコイルのピーク・ツー・ピークの電流リップルです。これらの式を図7 (a) にプロットしました。これは、従来のスイッチト・キャパシタ回路の動作条件であるデューティ比50

%で、デューティ比の全範囲にわたって、3レベル構成によって小型化できることを明確に示しています。前述したプロトタイプEPC9130 (500 kHz)やプロトタイプEPC9205 (700 kHz)と比較したときのコイルの体積の削減を図7 (b) に示します。



(a)



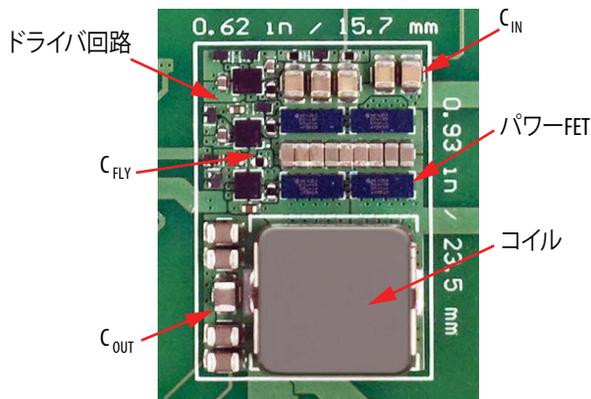
(b)

図7: (a) 3レベルのバックにおけるコイルの小型化、および (b) これをEPC9130やEPC9205と比較した場合

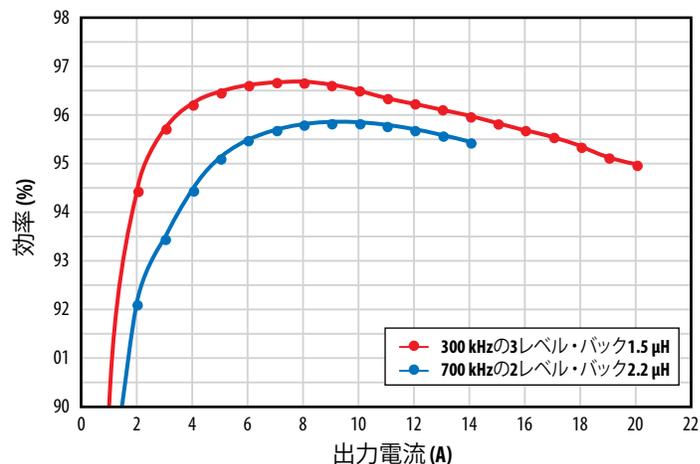
インダクタンスの低減以外にも、マルチレベル構成は、実効的な電圧ストレスも低減します。3レベル構成で低電圧定格のデバイスを使うと、低電圧定格デバイスは性能指数 (FOM) が小さいため、半導体損失の点で大きな利点があります。

この利点は、GaNトランジスタを使うと、シリコンよりも一段と向上します [25]。40 VのeGaN FETであるEPC2015Cを使って構成された最終的な3レベルのプロトタイプを図8 (a) に、EPC9205との効率比較を図8 (b) に示します。これは、eGaN FETベースのマル

チレベル・ソリューションを採用すれば、高性能で高電力密度が得られることを明確に示しています。図8 (a) のプロトタイプは、2000 W/立方インチに近い電力密度を達成することができます。



(a)



(b)

図8: (a) eGaN FET (40 V) のEPC2015Cで構成した3レベルのプロトタイプ、  
(b) EPC9205との効率の比較

## 結論

このアプリケーション・ノートでは、最も顕著なデータセンターの電力供給や自動車の48 Vアプリケーションの急拡大するポートフォリオ向けの高速、高効率、小型な半導体としてのeGaN FETを立証しました。これらのアプリケーションでは、非常に高い性能と電力密度が要求されます。当社は、優れた電氣的性能を達成するために、従来のシリコンと比べて優れた半導体であるeGaN FETを使う利点を分析しました。加えて、標準的な48 V入力、12 V出力の電力変換システムに対するコイルの選択プロセスを最適化し、eGaN FETを使うことで、より小型で高効率な設計につながることを示しました。完全に安定化されたマルチフェーズ・バックのプロトタイプ (EPC9130) と、サイズを最適化したバックのプロトタイプ (EPC9205) は、高効率 (約96%) と高出電力密度 (1000 W/立方インチ以上) の両方が実現可能で、シリコン・ベースの選択肢をはるかに越えています。97%に近い効率と2000 W/立方インチに近い電力密度が得られるマルチレベル構成を採用すると、さらに強化されます。

## 参考文献

- X. Li and S. Jiang, "Google 48V Power Architecture," 2017 IEEE Applied Power Electronics Conference and Exposition (APEC), Plenary. [Online] <https://www.apec-conf.org/Portals/0/APEC%202017%20Files/Plenary/APEC%20Plenary%20Google.pdf?ver=2017-04-24-091315-930&timestamp=1495563027516>
- <http://www.delphi.com/innovations/48-volt-mild-hybrid#>
- L. Tung, "Google, Facebook pause rivalries: Here's their 48V power-saving rack spec for Open Compute Project," ZDNET, August 2016. <http://www.zdnet.com/article/google-facebook-pause-rivalries-heres-their-48v-power-saving-rack-spec-for-open-compute-project/>
- S Taranovich, "Data center next generation power supply solutions for improved efficiency," EDN network, April, 2016.
- Ericsson PKB 4204B PI datasheet. [Online] [www.ericsson.com](http://www.ericsson.com)
- General Electric EBDW025A0B datasheet. [Online] [www.geindustrial.com](http://www.geindustrial.com)
- Ericsson BMR457 datasheet. [Online] [www.ericsson.com](http://www.ericsson.com)
- J. Glaser, J. Strydom, and D. Reusch, "High Power Fully Regulated Eighth-brick DC-DC Converter with GaN FETs," International Exhibition and Conference for Power Electronics, Intelligent Motion, Renewable Energy and Energy Management (PCIM Europe), 2015, pp. 406–413.
- Delta Electronics E54SJ12040 datasheet. [www.deltawww.com](http://www.deltawww.com)
- Vicor PI3546-00-LGIZ evaluation board. [Online] [www.vicorpower.com](http://www.vicorpower.com)
- D. Reusch, "High Frequency, High Power Density Integrated Point of Load and Bus Converters," PhD Dissertation, Virginia Tech, 2012.
- Vicor BCM48Bx120y300A00 datasheet. [Online] [www.vicorpower.com](http://www.vicorpower.com)
- T. A. Meynard and H. Foch, "Multi-level conversion: high voltage choppers and voltage-source inverters," Power Electronics Specialists Conference, 1992. PESC '92 Record., 23rd Annual IEEE, Toledo, pp. 397-403, 1992, vol.1
- Y. Lei, C. Barth, S. Qin, W.-C. Liu, I. Moon, A. Stillwell, D. Chou, T. Foulkes, Z. Ye, Z. Liao and R.C.N. Pilawa-Podgurski, "A 2 kW, Single-Phase, 7-Level, GaN Inverter with an Active Energy Buffer Achieving 216 W/in<sup>3</sup> Power Density and 97.6% Peak Efficiency", IEEE Applied Power Electronics Conference, Long Beach, CA, 2016.

## 参考文献 (続き)

15. V. Yousefzadeh, E. Alarcon, and D. Maksimovic, "Three-level buck converter for envelope tracking applications," IEEE Transactions on Power Electronics, vol. 21, no. 2, pp. 549–552, March 2006.
16. D. Reusch, F. C. Lee, and M. Xu, "Three level buck converter with control and soft startup," in 2009 IEEE Energy Conversion Congress and Exposition, Sept 2009, pp. 31–35.
17. J. S. Rentmeister and J. T. Stauth, "A 48V: 2V flying capacitor multilevel converter using current-limit control for flying capacitor balance," 2017 IEEE Applied Power Electronics Conference and Exposition (APEC), Tampa, FL, 2017, pp. 367-372.
18. A. Stillwell, Robert C. N. Pilawa-Podgurski, "A 5-level flying capacitor multi-level converter with integrated auxiliary power supply and start-up," 2017 IEEE Applied Power Electronics Conference and Exposition (APEC), Tampa, FL, 2017, pp. 2932-2938.
19. Z. Ye, Y. Lei, W. c. Liu, P. S. Shenoy and R. C. N. Pilawa-Podgurski, "Design and implementation of a low-cost and compact floating gate drive power circuit for GaN-based flying capacitor multi-level converters," 2017 IEEE Applied Power Electronics Conference and Exposition (APEC), Tampa, FL, 2017, pp. 2925-2931.
20. Y. Li, X. Lyu, D. Cao, S. Jiang and C. Nan, "A high efficiency resonant switched-capacitor converter for data center," 2017 IEEE Energy Conversion Congress and Exposition (ECCE), Cincinnati, OH, 2017, pp. 4460-4466.
21. S. Jiang, C. Nan, X. Li, C. Chung and M. Yazdani, "Switched tank converters," 2018 IEEE Applied Power Electronics Conference and Exposition (APEC), San Antonio, TX, 2018, pp. 81-90.
22. S. Ji, D. Reusch, and F. C. Lee, "High Frequency High Power Density 3D Integrated Gallium Nitride Based Point of Load Module," Energy Conversion Congress and Exposition (ECCE), pp. 4267-4273, 2012.
23. H. Umeda, Y. Kinoshita, S. Ujita, T. Morita, S. Tamura, M. Ishida and T. Ueda, "Highly Efficient Low-Voltage DC-DC Converter at 2-5 MHz with High Operating Current Using GaN Gate Injection Transistors," International Exhibition and Conference for Power Electronics, Intelligent Motion, Renewable Energy, and Energy Management (PCIM Europe), pp. 1025-1032, 2014.
24. EPC2045 eGaN FET Datasheet. [Online] [www.epc-co.com](http://www.epc-co.com)
25. D. Reusch, S. Biswas and Y. Zhang, "System Optimization of a High-Power Density Non-Isolated Intermediate Bus Converter for 48 V Server Applications," in 2018 IEEE Applied Power Electronics Conference and Exposition (APEC), San Antonio, TX, 2018, pp. 2191-2197.
26. EPC2015C eGaN FET Datasheet. [Online] [www.epc-co.com](http://www.epc-co.com)
27. A. Lidow, J. Strydom, M. de Rooij, D. Reusch, GaN Transistors for Efficient Power Conversion, Second Edition, Wiley, 2014.